

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-184550

(43)Date of publication of application : 09.07.1999

(51)Int.Cl. G06F 1/04
G06F 1/32
G06F 9/46

(21)Application number : 09-355437

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 24.12.1997

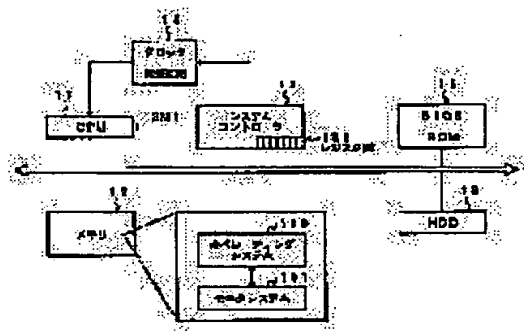
(72)inventor : NAKAZATO TATSU

(54) COMPUTER SYSTEM AND TIMER INTERRUPTION CONTROL METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a computer system with which a CPU power saving function or a CPU clock switching function is more efficiently operated by controlling a timer interruption interval.

SOLUTION: When the idle state of a system is detected, a monitor system 101 to be periodically called for monitoring the operating conditions of the system acquires an availability rate of a CPU 11 and reloads a register 131 of a system controller 13. Thus, a timer interruption interval is set corresponding to the acquired availability rate of the CPU 11, and the supply of a clock to the CPU 11 is stopped by estimating that the supply of the clock to the CPU 11 in a stop state is restarted with a timer interruption. Namely, the timer interruption is appropriately controlled so that the longer the idle state lasts, for example, the larger the interval to generate the timer interruption is set.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-184550

(43) 公開日 平成11年(1999) 7月9日

(51) Int.Cl. ⁸	識別記号	F I
G 0 6 F 1/04	3 0 1	G 0 6 F 1/04 3 0 1 C
1/32		9/46 3 1 5 Z
9/46	3 1 5	1/00 3 3 2 Z

審査請求 未請求 請求項の数5 O L (全 7 頁)

(21) 出願番号 特願平9-355437

(22) 出願日 平成9年(1997)12月24日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 中里 竜

東京都青梅市末広町2丁目9番地 株式会

社東芝青梅工場内

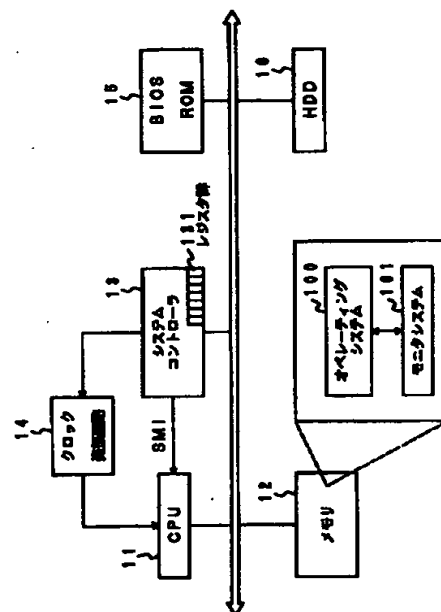
(74) 代理人 弁理士 鈴江 武彦 (外6名)

(54) 【発明の名称】 コンピュータシステムおよびタイマ割り込み制御方法

(57) 【要約】

【課題】 タイマ割り込み間隔を制御することにより、CPU省電力機能やCPUクロック切り換え機能などをより効率的に動作させるコンピュータシステム。

【解決手段】 システムの動作状況を監視するために定期的に呼び出されるモニタシステム101は、システムのアイドル状態を検知すると、CPU11の使用率を取得し、システムコントローラ13のレジスタ131を書き換えることによって、その取得したCPU11の使用率に応じたタイマ割り込み間隔を設定するとともに、停止状態にあるCPU11に対するクロックの供給が、タイマ割り込みに伴って再開することを見込んで、CPU11に対するクロックの供給を停止させる。すなわち、たとえばアイドル状態が長く続けば続くほど、タイマ割り込みを発生させる間隔を大きく設定するなどといった適切なタイマ割り込み制御が行なわれることになる。



【特許請求の範囲】

【請求項1】 所定の間隔でタイマ割り込みを発生させるシステムコントローラを有するコンピュータシステムにおいて、

前記システムコントローラに、

前記タイマ割り込みを発生させる間隔を示す設定値を書き換え可能に格納するレジスタと、

前記レジスタに格納された設定値で示される間隔で前記タイマ割り込みを発生させるタイマ割り込み発生手段とを設けたことを特徴とするコンピュータシステム。

【請求項2】 システムコントローラがタイマ割り込みを発生させた際、停止状態にあるCPUに対するクロックの供給が再開されることを利用して、システムがアイドル状態にある間、前記CPUに対するクロックの供給停止を繰り返し実行することにより前記CPUの消費電力を低減させるCPU省電力機能を備えたコンピュータシステムにおいて、

前記システムコントローラに、

前記タイマ割り込みを発生させる間隔を示す設定値を書き換え可能に格納するレジスタと、

前記レジスタに格納された設定値で示される間隔で前記タイマ割り込みを発生させるタイマ割り込み発生手段とを設け、

前記CPUの使用率を取得するCPU使用率取得手段と、

前記CPU省電力機能により前記CPUに対するクロックの供給を停止させるときに、前記CPU使用率取得手段に前記CPUの使用率を取得させ、この取得させた使用率に基づいて前記システムコントローラのレジスタ値を設定するタイマ割り込み制御手段とを具備することを特徴とするコンピュータシステム。

【請求項3】 システムコントローラがタイマ割り込みを発生させた際、停止状態にあるCPUに対するクロックの供給が再開されることを利用して、前記CPUに対するクロックの供給を一旦停止させ、その停止中に前記クロックの周波数を再設定するCPUクロック切り換え機能を備えたコンピュータシステムにおいて、

前記システムコントローラに、

前記タイマ割り込みを発生させる間隔を示す設定値を書き換え可能に格納するレジスタと、

前記レジスタに格納された設定値で示される間隔で前記タイマ割り込みを発生させるタイマ割り込み発生手段とを設け、

前記CPUクロック切り換え機能により前記CPUに対するクロックの供給を停止させるときに、CPUクロック切り換え時に予め定められた第1の値で前記システムコントローラのレジスタ値を設定し、前記システムコントローラのタイマ割り込み発生手段がタイマ割り込みを発生させたことに伴ない、前記CPUに対する切り換え後のクロックの供給が再開された後に、通常動作時

に予め定められた第2の値で前記システムコントローラのレジスタ値を設定するタイマ割り込み制御手段とを具備することを特徴とするコンピュータシステム。

【請求項4】 システムコントローラがタイマ割り込みを発生させた際、停止状態にあるCPUに対するクロックの供給が再開されることを利用して、システムがアイドル状態にある間、前記CPUに対するクロックの供給停止を繰り返し実行することにより前記CPUの消費電力を低減させるCPU省電力機能を備えたコンピュータシステムに適用されるタイマ割り込み制御方法において、

前記CPU省電力機能により前記CPUに対するクロックの供給を停止させるときに、前記CPUの使用率を取得するステップと、

前記取得した前記CPUの使用率に基づき、前記システムコントローラがタイマ割り込みを発生させる間隔を設定するステップとを具備することを特徴とするタイマ割り込み制御方法。

【請求項5】 システムコントローラがタイマ割り込みを発生させた際、停止状態にあるCPUに対するクロックの供給が再開されることを利用して、前記CPUに対するクロックの供給を一旦停止させ、その停止中に前記クロックの周波数を再設定するCPUクロック切り換え機能を備えたコンピュータシステムに適用されるタイマ割り込み制御方法において、

前記CPUクロック切り換え機能により前記CPUに対するクロックの供給を停止させるときに、CPUクロック切り換え時に予め定められた第1の値で前記システムコントローラがタイマ割り込みを発生させる間隔を設定するステップと、

前記システムコントローラがタイマ割り込みを発生させたことに伴ない、前記CPUに対する切り換え後のクロックの供給が再開された後に、通常動作時に予め定められた第2の値で前記システムコントローラがタイマ割り込みを発生させる間隔を設定するステップとを具備することを特徴とするタイマ割り込み制御方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、たとえばノートブックタイプの携帯が容易なコンピュータシステムおよびこのシステムに適用されるタイマ割り込み制御方法に係り、特にタイマ割り込みを発生させる間隔を制御することにより、CPU省電力機能やCPUクロック切り換え機能などをより効率的に動作させるコンピュータシステムおよびタイマ割り込み制御方法に関する。

【0002】

【従来の技術】近年、オフィスや家庭などにおける個人使用向けコンピュータ（パーソナルコンピュータ）の普及は目覚しく、たとえばノートブックタイプの携帯が容易な様々なタイプのパーソナルコンピュータが種々

10

20

30

40

50

開発されている。この種のパーソナルコンピュータは、システムの動作電源として、充電式のバッテリーを使用するのが一般的である。そして、この種のパーソナルコンピュータでは、この電力容量に制限のあるバッテリーの消費電力を節約するために、各種のパワーマネジメント機能を有している。

【0003】このパワーマネジメント機能の一つとして、システムがアイドル状態にあるときに、CPUに対するクロックの供給を停止することにより、CPUの消費電力を低減するCPU省電力機能が存在する。このCPU省電力機能により停止されたCPUに対するクロックの供給は、予め定められた間隔で定期的に発生するタイマ割り込みに伴って再開されることになる。したがって、このCPU省電力機能では、システムがアイドル状態にある間、タイマ割り込みの発生を契機として、CPUに対するクロックの供給再開と供給停止とが繰り返されていることになる。

【0004】また、その他のパワーマネジメント機能として、通常時はCPUに対して供給されるクロックの周波数を低レベルに抑え、システムの負荷が上昇してきたときなど、必要に応じてその周波数を高めることにより、CPUの消費電力を最小限度に止めるCPUクロック切り換え機能が存在する。このCPUに対して供給されるクロックの周波数の切り換えもまた、停止状態にあるCPUに対するクロックの供給が、予め定められた間隔で定期的に発生するタイマ割り込みに伴って再開することを利用して、CPUに対するクロックの供給を一旦停止させ、その停止中にクロックの周波数を再設定するものである。

【0005】ところで、従来のパーソナルコンピュータでは、タイマ割り込みを発生させる間隔を示す設定値を固定値として保持していたために、以下に示すような不都合を生じさせてしまっていた。

(1) システムが長期に渡ってアイドル状態にあるにも関わらず、固定された間隔でタイマ割り込みが発生されてしまうため、必要以上にCPUに対するクロック供給が再開されてしまう(図9参照)。

(2) システムの負荷が上昇したことに対応すべく、CPUに供給されるクロックの周波数を高めるために切り換えを実行するにも関わらず、処理再開の契機となるタイマ割り込みを、固定された(比較的長期の)間隔分だけ待機しなければならない(図10参照)。

【0006】

【発明が解決しようとする課題】このように、従来のコンピュータシステムでは、タイマ割り込みを発生させる間隔を示す設定値を固定値として保持していたため、このタイマ割り込みを利用するパワーマネジメント機能(CPU省電力機能およびCPUクロック切り換え機能)の一部に不都合を生じさせる結果を招いていた。

【0007】この発明はこのような実情に鑑みてなされ

たものであり、タイマ割り込みを発生させる間隔を制御することにより、CPU省電力機能やCPUクロック切り換え機能などをより効率的に動作させるコンピュータシステムおよびタイマ割り込み制御方法を提供することを目的とする。

【0008】

【課題を解決するための手段】この発明は、前述した目的を達成するために、所定の間隔でタイマ割り込みを発生させるシステムコントローラに、タイマ割り込みを発生させる間隔を示す設定値を書き換え可能に格納するレジスタと、このレジスタに格納された設定値で示される間隔でタイマ割り込みを発生させるタイマ割り込み発生手段とを設けたものである。

【0009】この発明によれば、従来では固定されていたタイマ割り込みを発生させる間隔を、ソフトウェアによって状況に応じて制御することが可能となる。そして、このようにソフトウェアによってタイマ割り込みを発生させる間隔を制御可能とすることにより、たとえば、(1)システムが長期に渡ってアイドル状態にある場合には、その間隔を大きくする、(2)システムの負荷が高まったことに対応すべく、CPUに供給されるクロックの周波数を高めるために切り換えを実行する場合には、その間隔を一時的に小さくする、などといったことが容易に行なえるようになる。

【0010】

【発明の実施の形態】以下、図面を参照してこの発明の実施の形態を説明する。図1には、この発明の実施形態に係るコンピュータシステムの構成の一部が示されている。図1に示すように、このコンピュータシステムは、CPU11、メモリ12、システムコントローラ13、クロック発振回路14、BIOS-ROM15および磁気ディスク装置(HDD)16を備えている。

【0011】CPU11は、メモリ12に格納されたオペレーティングシステム100やこのオペレーティングシステム100下で動作するシステムの動作状況を監視するためのモニタシステム101などのユーティリティを含むアプリケーションプログラム、およびBIOS-ROM15に格納されたシステムBIOS(Basic I/O System)などを実行制御する。

【0012】メモリ12は、CPU11により実行制御されるオペレーティングシステム100やモニタシステム101などを含むアプリケーションプログラム、およびこれらの処理データを格納するメモリデバイスである。

【0013】システムコントローラ13は、CPU11に対するタイマ割り込み通知を含むシステム割り込み信号(SMI)の発生や、クロック発振回路14に対するクロック供給の停止/再開を指示する信号の送出を行なう。このシステムコントローラ13は、タイマ割り込みを発生させる際、CPU11に対するクロックの供給が

10

20

30

40

50

停止状態にある場合には、まず、クロック発振回路14に対してクロック供給の再開を指示する信号を送出し、その後CPU11に対してタイマ割り込みを通知する。また、このシステムコントローラ13には、複数の設定値を格納するためのレジスタ群131が設けられており、この中の1つにタイマ割り込みを発生させる間隔を示す設定値が書き換え可能に格納される。そして、このシステムコントローラ13は、この格納された設定値で示される間隔でタイマ割り込みを発生させる。また、クロック発振回路14が発生させるクロックの周波数の高/低を示す設定値も、このレジスタ群131の中の1つに書き換え可能に格納される。このクロックの周波数の高低を示す設定値は、クロック供給の再開を指示する信号を送出するときにクロック発振回路14に引き渡される。さらに、このシステムコントローラ13は、レジスタ群131の中の1つがリードされたときに、クロック発振回路14に対してクロックの供給停止を指示する信号を送出する。そして、このシステムコントローラ13がタイマ割り込みを発生させる間隔を示す設定値を書き換え可能に格納する点が、この発明の特徴の一つとするところである。

【0014】クロック発振回路14は、CPU11に供給するクロックを生成して出力する回路であり、システムコントローラ13からの指示に応じて、CPU11に対するクロックの供給を停止または再開し、さらに供給を再開する際のクロックの周波数を決定する。

【0015】BIOS-ROM15は、システムBIOSを格納するためのものであり、プログラム書き換えが可能ないようにフラッシュメモリによって構成されている。このシステムBIOSには、システム起動時に実行されるI/Oルーチン、各種I/Oデバイスを制御するためのデバイスドライバ、ハードウェアを直接制御するために提供されるサブルーチン群およびSMI（システム割り込み）の発生に応じて実行されるシステム管理プログラムなどが含まれている。

【0016】そして、磁気ディスク装置（HDD）16は、PCIデバイスの1つであり、メモリ12の補助記憶として各種プログラムやデータを格納する大容量の記録メディアである。

【0017】以下、この実施形態のコンピュータシステムがアイドル状態時にCPU11に対するクロックの供給を停止させる際の動作原理を説明する。ここでは、CPU11に対するクロックの供給を停止させる場合に、一定時間ごとにCPU11の使用率を取得し、過去のCPU使用率を考慮した上でタイマ割り込みを発生させる間隔を設定することにより、必要以上にCPU11に対するクロック供給が再開するのを防止することを目的とする。

【0018】図2および図3に、モニタシステム101がメモリ12上または磁気ディスク装置（HDD）16

上に確保する各種情報テーブルの構成を示す。図2は、CPU11の現在の使用率や現在の割り込み間隔などを格納するテーブルを示す図である。また、図3は、CPU使用率に応じて設定される割り込み間隔の設定値を格納するテーブルを示す図である。このテーブルは、CPU使用率を分類する場合の分類数と、各分類ごとの使用率の上限値と、各分類ごとの割り込み間隔の決定規則とを格納する。

【0019】図4には、図2に示すテーブルの情報格納例が示されている。この場合、この実施形態のコンピュータシステムは、現在のCPU使用率30%、現在の割り込み間隔20ms、最小割り込み間隔5ms、および最大割り込み間隔100msで動作していることになる。

【0020】いま、この実施形態のコンピュータシステムは、割り込み間隔の決定規則が図5に示すように定められているものとする。モニタシステム102は、システムの動作状況を監視するために定期的に呼び出されるが、システムのアイドル状態を検知すると、まず、CPU11の使用率を取得する。この時点では、その使用率が図3に示す30%から40%に上昇しており、この40%が取得されたものとする。

【0021】次に、モニタシステム102は、この取得したCPU使用率に応じて割り込み間隔の設定を行う。この40%という値は、図5に示すテーブルにおいては分類2に属するので、20%であったタイマ割り込み間隔を、2倍の40msに設定し直す。この設定は、システムBIOSのサブルーチンをコールし（タイマ割り込み間隔（40ms）はパラメータとして引き渡される）、システムコントローラ13のレジスタ131を書き換えることによって実行する。

【0022】そして、この割り込み間隔の設定後、モニタシステム101は、CPU11に対するクロックの供給を停止する。このクロックの供給停止は、システムBIOSのサブルーチンをコールし、システムコントローラ13のレジスタ131をリードすることによって実行する。

【0023】この後、40ms後に、システムコントローラ13はタイマ割り込みを発生させ、このタイマ割り込み発生に伴って、CPU11に対するクロックの供給が再開されることになる。図6および図7に、このアイドル状態時にCPU11に対するクロックの供給を停止させる際の動作手順を示す。

【0024】すなわち、この実施形態のコンピュータシステムによれば、たとえばアイドル状態が長く続けば続くほど、タイマ割り込みを発生させる間隔を大きく設定するなどといった適切なタイマ割り込み制御が行なえることになる。

【0025】次に、この実施形態のコンピュータシステムがクロックの周波数を切り換える際の動作原理を説明

10

20

30

40

50

する。ここでは、システムの負荷が高まったことに対応すべく、CPU11に供給されるクロックの周波数を高めるために切り換えを実行する場合に、タイマ割り込み間隔を一時的に小さくすることにより、速やかな処理再開を実現することを目的とする。

【0026】モニタシステム102は、システムの負荷が予め定められた水準を越えて上昇したことなどを検知し、CPU11に対して供給されるクロックの周波数を高めるべきであると判断すると、まず、タイマ割り込み間隔を、CPUクロック切り換え時に定められた最小値に設定する。この設定は、システムBIOSのサブルーチンをコールし（タイマ割り込み間隔（最小値）はパラメータとして引き渡される）、システムコントローラ13のレジスタ131を書き換えることによって実行する。

【0027】次に、モニタシステム101は、CPU11に対して供給されるクロックの周波数を高レベルに設定し直す。この設定も、システムBIOSのサブルーチンをコールし（高レベル周波数はパラメータとして引き渡される）、システムコントローラ13のレジスタ131を書き換えることによって実行する。

【0028】そして、タイマ割り込み間隔とクロック周波数との双方を設定し終えると、モニタシステム101は、CPU11に対するクロックの供給を停止させる。このクロックの供給停止は、システムBIOSのサブルーチンをコールし、システムコントローラ13のレジスタ131をリードすることによって実行する。

【0029】この後、CPUクロック切り換え時に予め定められた最小値後に、システムコントローラ13はタイマ割り込みを発生させ、このタイマ割り込み発生に伴って、CPU11に対するクロックの供給が切り換え後の高レベルの周波数で再開されることになる。したがって、中断した処理の再開が速やかに行なわれることになる。

【0030】そして、このクロック周波数の切り換えが完了した後、モニタシステム101は、前述の手順により、タイマ割り込み間隔を、通常動作時に予め定められた規定値に再度設定し直す。これにより、以降は通常の間隔で、システムコントローラ13はタイマ割り込みを発生させることになる。図8に、このクロックの周波数を切り換える際の動作手順を示す。

【0031】すなわち、この実施形態のコンピュータシステムによれば、CPU11に供給されるクロックの周波数を切り換える際に処理を中断しなければならない期間を大幅に短縮することが可能となる。

【0032】

【発明の効果】以上詳述したように、この発明によれば、従来であれば固定されていたタイマ割り込みを発生させる間隔を、ソフトウェアによって状況に応じて制御することが可能となるため、たとえばシステムが長期に

渡ってアイドル状態にある場合に、その間隔を大きくするといったことや、システムの負荷が高まったことに対応すべくCPUに供給されるクロックの周波数を高めるために切り換えを実行する場合に、その間隔を一時的に小さくする、などといったことが容易に行なえるようになる。

【0033】すなわち、タイマ割り込みを発生させる間隔を制御することにより、CPU省電力機能やCPUクロック切り換え機能などをより効率的に動作させることが可能となる。

【図面の簡単な説明】

【図1】この発明の実施形態に係るコンピュータシステムの構成の一部を示す図。

【図2】同実施形態のモニタシステムがメモリ上または磁気ディスク装置（HDD）上に確保する、CPUの現在の利用率や現在の割り込み間隔などを格納するテーブルを示す図。

【図3】同実施形態のモニタシステムがメモリ上または磁気ディスク装置（HDD）上に確保する、CPU利用率に応じて設定される割り込み間隔の設定値を格納するテーブルを示す図。

【図4】図2に示すテーブルの情報格納例を示す図。

【図5】同実施形態の割り込み間隔の決定規則を示す図。

【図6】同実施形態のアイドル状態時にCPUに対するクロックの供給を停止させる際の動作手順を示すフローチャート。

【図7】同実施形態のアイドル状態時にCPUに対するクロックの供給を停止させる際の動作手順を示すフローチャート。

【図8】同実施形態のクロックの周波数を切り換える際の動作手順を示すフローチャート。

【図9】従来のコンピュータシステムが生じさせていた、システムが長期に渡ってアイドル状態にあるにも関わらず、固定された間隔でタイマ割り込みが発生してしまうため、必要以上にCPUに対するクロック供給が再開されてしまうという不都合を説明するための図。

【図10】従来のコンピュータシステムが生じさせていた、システムの負荷が高まったことに対応すべく、CPUに供給されるクロックの周波数を高めるために切り換えを実行するにも関わらず、処理再開の契機となるタイマ割り込みを固定された間隔分だけ待機しなければならないという不都合を説明するための図。

【符号の説明】

11…CPU

12…メモリ

13…システムコントローラ

14…クロック発振回路

15…BIOS-ROM

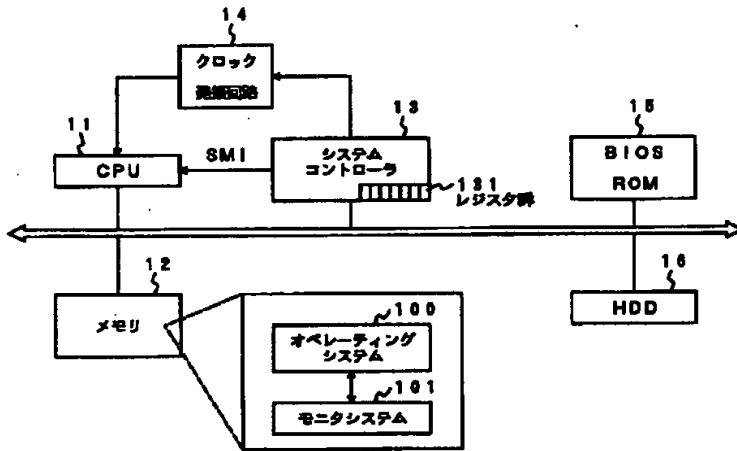
16…磁気ディスク装置（HDD）

9
100...オペレーティングシステム
101...モニタシステム

* 131...システムコントローラ内レジスタ群

*

【図1】



【図2】

現在のCPU使用率
現在の割り込み間隔
割り込み間隔最小値
割り込み間隔最大値

【図3】

分頻数
分頻1上限
分頻1設定
分頻2上限
分頻2設定
⋮
分頻n上限
分頻n設定

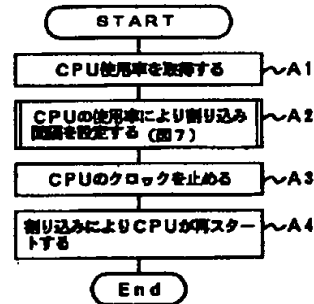
【図4】

現在のCPU使用率	80 (%)
現在の割り込み間隔	20 (ms)
割り込み間隔最小値	5 (ms)
割り込み間隔最大値	100 (ms)

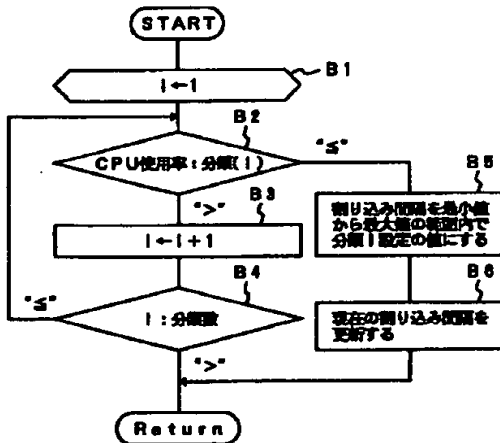
【図5】

分頻数	4
分頻1上限	10 (%)
分頻1設定	最大値
分頻2上限	50 (%)
分頻2設定	現在値の2倍
分頻3上限	90 (%)
分頻3設定	現在値の2分の1
分頻4上限	100 (%)
分頻4設定	最小値

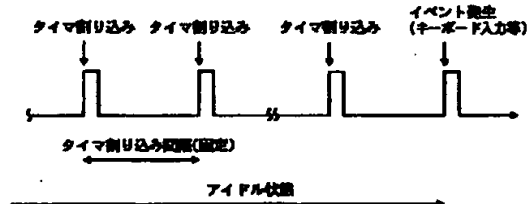
【図6】



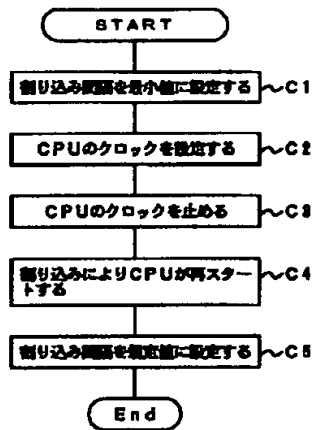
【図7】



【図9】



【図8】



【図10】

